

## ⑫ 公開特許公報(A) 平2-174378

⑤ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)7月5日

H 04 N 5/217

8838-5C

H 01 L 27/146

F

8838-5C

H 04 N 5/335

7377-5F

H 01 L 27/14

A

審査請求 未請求 請求項の数 2 (全4頁)

⑭ 発明の名称 固体撮像装置

⑯ 特 願 昭63-327595

⑰ 出 願 昭63(1988)12月27日

⑱ 発 明 者 山 下 浩 史 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内

⑲ 発 明 者 松 長 誠 之 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内

⑳ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

㉑ 代 理 人 弁理士 則近 憲佑 外1名

## 明 細 書

## 1. 発明の名称

固体撮像装置

## 2. 特許請求の範囲

(1) ホトトランジスタを有する画素が、2次元に配列され、同一行に配列した各画素のホトトランジスタのゲート電極が共通の行線に接続され、同一列に配列した画素のホトトランジスタのソースが共通のソース線に接続され、各列のソース線に対して共通な信号出力線を有する固体撮像装置において、各ソース線と信号出力線との間に設けて前記ソース線と前記信号出力線とを分離するスイッチ、このスイッチと前記ソース線との間に接続され前記ソース線の信号を増幅するトランジスタと、このトランジスタの出力部に一方が接続されている第1の容量と、この第1の容量の一方に接続されかつ前記トランジスタに対して直列に設けられた第2の容量と、前記第1の容量を充電するために設けられ前記第2の容量の他方に接続されたスイッチとから成り、信号を増幅することと、

固定パターン雑音を抑制するよう構成したことを特徴とする固体撮像装置。

(2) 第1の容量と、第2の容量が3枚の電極を重ねて構成されている請求項1記載の固定撮像装置。

## 3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

この発明は、ホトトランジスタを有する画素を配列してなる固体撮像装置に関する。

(従来の技術)

光電変換素子を配列した固体撮像装置は小型・軽量でありしかも信頼性が高く、消費電力が低い等の特徴を有するため急速に発展している。しかし、画素の高密度化が進むに従い一面素から取り出し得る信号電荷量は小さくなりS/N比の低減は避けにくくなって来る。

このような問題を解決するための手段の一つとして、増幅型固体撮像装置が提案されている。増幅型固体撮像装置では光電変換された信号を増幅

するためのトランジスタが各画素に配置されている。増幅型固体撮像装置の問題点は、各画素に配置されたトランジスタのしきい値にバラツキが存在するため、各画素ごとの信号の増幅度が一定でなくなり固定パターン雑音が生じることである。現在までに上記の固定パターン雑音を抑制する方法がいくつか考案されている。第4図は、固定パターン雑音を抑制するための回路を持つ固体撮像装置の一例の回路図を示している。第4図で17は、各画素に配置された電気的に浮遊したゲートを持つ接合型電界効果トランジスタ、18は各列ごとに備えられたソース線、29は、各ソース線に備えられた固定パターン雑音を抑制するための回路20は出力信号線である。信号の読み出し動作は以下のように行われる。

各画素に入射した光はトランジスタ17のチャネル近傍で光電変換される。光電変換により生成されたキャリアの一部は、電気的に浮遊したゲートに蓄えられゲート電位を変動する。行選択線28により選択された行に連なる画素のゲート電位は、

このような回路構成の場合、次のような問題がある。

出力信号の $S/N$ を良くするために、容量18は大きくとる必要があり、例えばおよそ数pF程度であることが望ましい。また、容量27は容量19とほぼ同じ程度の大きさであることが望ましい。容量19と容量27の面積は、1チップ当りおよそ数平方 $\mu m^2$ になるため、さらに $S/N$ 比を向上させるためには、容量19及び容量27には制限が生じることになる。

(発明が解決しようとする課題)

以上のように画素ごとの信号のバラツキを補正するための回路を有する増幅型固体撮像装置においては、信号増幅及び信号補正のために設けられる容量の大きさには制限が生じることになる。本発明は、上記の欠点を解消した固定パターン雑音を消去することのできる新たな補正回路を有する増幅型固体撮像装置を提供するものである。

(発明の構成)

(課題を解決するための手段)

トランジスタ21、各列ごとに備えられたソース線18と各画素ごとに配置されたトランジスタ17により構成されるソース・フォロフ回路により、各列ごとに備えられたソース線18に読み出される。選択された画素に配置されたトランジスタ17のゲート電位とソース線18の電位は常に等しいから、ソース線18につながる容量19を各画素に配置されたトランジスタ17のゲート容量より大きくとることにより容量19に蓄えられる電荷量を光電変換により生成され、ゲートに蓄積されたキャリアの電荷量より多くすることができる。各画素に配設されたトランジスタのしきい値が不均一であることにともなう信号のバラツキは補正回路29により補正する。

補正回路の動作原理は選択された画素のトランジスタのゲートに備えられている電荷をリセットする前後で、ソース線の電位を2回サンプルして比較することによる。容量27には、リセットされた電荷量に比例した電荷が蓄えられることになり、画素ごとの信号のバラツキは補正される。しかし、

前項に記した問題点を解決するために、本発明は各列毎に設けられたソース線と各ソース線に対して共通な信号出力線との間に、ソース線から分離することを目的としたスイッチと、信号を増幅することを目的とする容量、それに対して直列に設けられた容量と前記の信号を増幅することを目地的として設けられた容量を帯電するために設けられたスイッチとから成る信号を増幅することと固定パターン雑音を抑制することを目的とした補正回路を設けることにより、固定パターン雑音を抑制することができ、かつ信号を増幅するために設けられた容量を実効的に大きくすることのできることを特徴とする増幅型固体撮像装置を提供する。

(作 用)

本発明では、各列ごとに配置されたソース線に容量を接続し、その容量を各画素の容量より大きくすることにより各画素の信号電位を増幅することができる。また、各画素に蓄えられた信号電荷のリセットの前後で、2回サンプリングを行うことにより、各画素の信号のバラツキを補正するこ

とができる。また、ソース線につらなる。上記作用を目的として構成された回路内の2つの容量を3枚の電極で形成することができるため信号を増幅するために設けられた容量を実効的に大きくすることができる。

#### (実施例)

本発明の実施例について図面を用いて説明する。第1図は、本発明の一実施例の回路図を示したものである。本発明の実施例の動作は、次のように行われる。ソース線2の電位が選択された画素の信号電位を追従するように動作させるのは、従来例と同じである。

信号の読み出しは、例えば水平ブランキング期間中に行う。第2図は回路3の読み出し動作を示している。第2図の期間 $t_1$ では、選択される行の信号がソース線に送り出されるよう行選択を行う。期間 $t_2$ ではサンプルスイッチ5をONにし、ソース線の電位をノード9aに導入し同時に、クランプスイッチ8をONにする。期間 $t_3$ では、サンプルスイッチ5クランプスイッチ8をOFFにした後

に、各画素に蓄積された電荷のリセットを行う。期間 $t_4$ ではサンプルスイッチ5をONにし、ノード9aにリセット後のソース線の電位を導入する。ノード9bには、各画素に蓄積されていた電荷量に比例した電位が導入される。従って、各画素に配置されたトランジスタのしきい値のバラツキは、補正され固定パターン雑音を抑制することができる。

また、第3図のように容量6と7を3枚の電極を平行に重ねることにより形成すると、容量が占める面積を従来の補正回路中の容量が占める面積の半分にすることができる。言い換えれば、従来の補正回路と同面積で2倍の容量を形成することができることになり、従来の装置の2倍の増幅率を得ることができる。

#### (発明の効果)

以上のように、本発明では、各画素の信号を増幅することができ、かつ画素ごとの信号のバラツキを補正することのできる回路を、2個のスイッチ及び直列になるように設けられた2個の容量に

より、構成することにより従来のものより、高い増幅率を持つ、増幅型固体撮像装置を提供することができる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例を示す回路図、第2図はタイミング図、第3図は要部説明図、第4図は従来の例を示す回路図である。

- 1…各画素に配置されたホトトランジスタ、
- 2…ソース線、
- 3…信号増幅及び信号補正を行う回路、
- 4…信号読み出し線、
- 5…サンプリングスイッチ、
- 6…信号増幅のために設けられた容量、
- 7…容量、
- 8…クランプスイッチ、
- 9a, 9b…ノード、
- 10…水平選択トランジスタ、
- 11a…行選択回路、
- 11b…列選択回路、
- 12…水平ブランキング期間を示すパルス、
- 13…行選択線に加えられるパルス、
- 14…サンプリング・トランジスタに加えられる

パルス、

15…クランプ・トランジスタに加えられるパルス、

16…動作期間を示す時間軸、

17…各画素に配置された接合型電界効果トランジスタ、

18…ソース線

19…信号増幅のために設けられた容量、

20…信号出力線、

21…ソース・フォロワ回路を構成するトランジスタ、

22…行選択回路、

23…列選択回路、

24…水平選択トランジスタ、

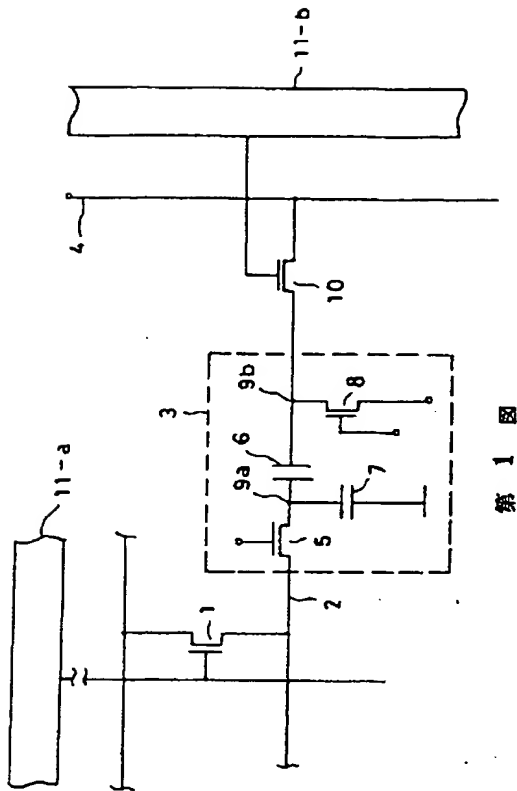
25…クランプスイッチ、26…サンプルスイッチ、

27…容量、

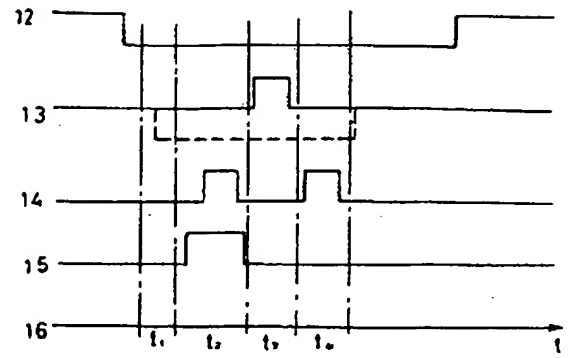
28…行選択線、

29…補正回路。

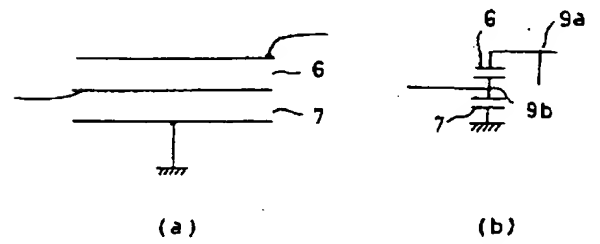
代理人 井理士 則 近 憲 佑  
同 松 山 允 之



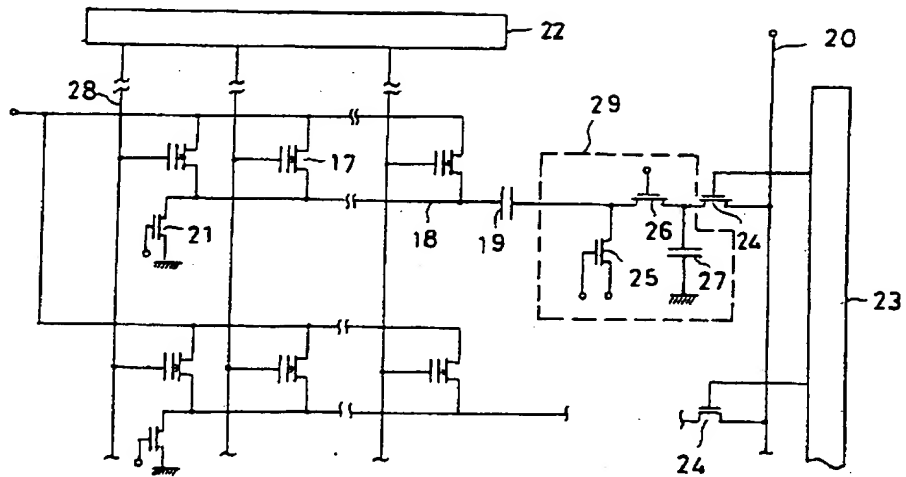
第 1 図



第 2 図



第 3 図



第 4 図